

PATENT ABSTRACTS OF JAPAN(11)Publication number : **07-209670**(43)Date of publication of application : **11.08.1995**

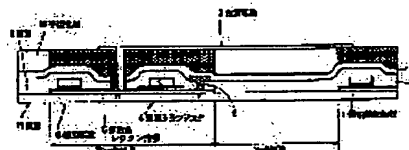
(51)Int.Cl.

G02F 1/136**H01L 29/786**(21)Application number : **06-023155**(71)Applicant : **SONY CORP**(22)Date of filing : **24.01.1994**(72)Inventor : **NODA KAZUHIRO
KADOTA HISASHI
NAKAMURA SHINJI
HAYASHI HISAO****(54) SEMICONDUCTOR DEVICE FOR DISPLAY PANEL AND ITS PRODUCTION**

(57)Abstract:

PURPOSE: To provide a simple and efficient light shielding structure of thin-film transistors (TFTs) integrated and formed in a semiconductor device for a display panel.**CONSTITUTION:** Pixel regions including pixel electrodes 3 and nonpixel regions including the TFTs 4 for driving the respective pixel electrodes 3 are integrally formed on the surface 2 side of a transparent insulating substrate 1. A flattening layer 10 is interposed between the upper layer to which the pixel electrodes 3 belong and the lower layer to which the TFTs 4 belong.

The flattening layer 10 contains a light absorbent having photosensitivity. The light absorbent is decomposed by selective exposure processing from a rear surface 11 side in the pixel regions, by which the flattening layer is made transparent. On the other hand, the light absorbent is preserved as it is in the non-pixel regions, by which a light shielding function is imparted to the flattening layer 10.

**LEGAL STATUS**

[Date of request for examination]

27.04.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3221206

[Date of registration]

17.08.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-209670

(43) 公開日 平成7年(1995)8月11日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0			
H 0 1 L 29/786		9056-4M	H 0 1 L 29/ 78	3 1 1 A

審査請求 未請求 請求項の数 2 F D (全 7 頁)

(21) 出願番号 特願平6-23155

(22) 出願日 平成6年(1994)1月24日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 野田 和宏

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 門田 久志

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 中村 真治

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 弁理士 鈴木 晴敏

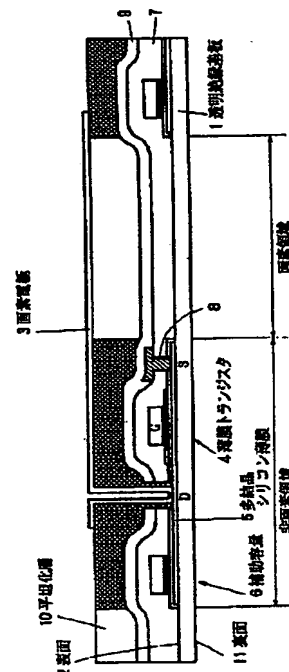
最終頁に続く

(54) 【発明の名称】 表示パネル用半導体装置及びその製造方法

(57) 【要約】

【目的】 表示パネル用半導体装置に集積形成される薄膜トランジスタの簡便且つ効率的な遮光構造を提供する。

【構成】 透明絶縁基板1の表面2側には、画素電極3を含む画素領域と各画素電極3を駆動する薄膜トランジスタ4を含む非画素領域とが集積的に形成されている。画素電極3の属する上層と薄膜トランジスタ4の属する下層との間に平坦化層10が介在している。平坦化層10は感光性を有する光吸収剤を含有している。この光吸収剤は画素領域において裏面11側から選択的に露光処理され分解して平坦化層10を透明化する。一方、非画素領域においてそのまま保存され平坦化層10に遮光機能を付与している。



【特許請求の範囲】

【請求項 1】 画素電極を含む画素領域と各画素電極を駆動する薄膜トランジスタを含む非画素領域とが集積的に形成された透明絶縁基板からなり、平坦化層が画素電極の属する上層と薄膜トランジスタの属する下層との間に介在しており、前記平坦化層は感光性を有する光吸収剤を含有しており、

該光吸収剤は画素領域において選択的に露光処理され該平坦化層を透明化する一方、非画素領域においてそのまま保存され該平坦化層に遮光機能を付与する事を特徴とする表示パネル用半導体装置。

【請求項 2】 透明絶縁基板の表面に薄膜トランジスタを含む非画素領域を形成する工程と、光吸収剤を含有して着色した平坦化層を形成し、下側の該非画素領域を被覆する一方、平坦化された上側に透明画素電極が形成される画素領域を設ける工程と、該透明絶縁基板の裏面から該非画素領域をマスクとして平坦化層を露光し、画素領域に位置する光吸収剤を分解して平坦化層を透明化する一方、非画素領域に位置する光吸収剤をそのまま保存して平坦化層の着色を維持する工程とを行なう表示パネル用半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はアクティブマトリクス型液晶表示パネル等の駆動基板として用いられる表示パネル用半導体装置及びその製造方法に関する。より詳しくは、表示パネル用半導体装置に集積形成される薄膜トランジスタの遮光構造に関する。

【0002】

【従来の技術】 表示パネル用半導体装置は画素電極を含む画素領域と、各画素電極を駆動する薄膜トランジスタを含む非画素領域とが集積的に形成された透明絶縁基板からなる。かかる構造を有する透明絶縁基板は所定の間隙を介して透明対向基板に接合され、該間隙に液晶を保持してアクティブマトリクス型液晶表示パネルが組み立てられる。この液晶表示パネルは直視型のディスプレイに用いられる他、近年プロジェクタ等にも盛んに応用されている。

【0003】

【発明が解決しようとする課題】 アクティブマトリクス型の液晶表示パネルをプロジェクタ等に組み込むと、強力な光源光が透明絶縁基板に集積形成された薄膜トランジスタに照射される。この時の光エネルギーによって薄膜トランジスタのオフ電流が増大し、画素の輝点欠陥等が発生するという課題があった。従来、光電流リーク等を防止する為、薄膜トランジスタを金属等の遮光膜で被覆したり、対向基板上に設けられたブラックマスクで遮光する対策が採られていた。しかしながら、従来の遮光構造では追加のバタニングが必要な為工程増加を招くと

いう課題があった。

【0004】

【課題を解決するための手段】 上述した従来の技術の課題に鑑み、本発明は表示パネル用半導体装置に集積形成された薄膜トランジスタの簡便且つ効率的な遮光構造を提供する事を目的とする。かかる目的を達成する為に以下の手段を講じた。即ち、本発明にかかる表示パネル用半導体装置は透明絶縁基板からなり、基本的な構成として画素電極を含む画素領域と、各画素電極を駆動する薄膜トランジスタを含む非画素領域とが集積的に形成されている。平坦化層が画素電極の属する上層と薄膜トランジスタの属する下層との間に介在している。この平坦化層は感光性を有する光吸収剤を含有している。本発明の特徴事項として、光吸収剤は画素領域において選択的に露光処理され平坦化層を透明化する一方、非画素領域においてそのまま保存され平坦化層に遮光機能を付与する。

【0005】 かかる構成を有する表示パネル用半導体装置は以下の方法により製造される。先ず、透明絶縁基板の表面に薄膜トランジスタを含む非画素領域を形成する工程を行なう。次に、光吸収剤を含有して着色した平坦化層を形成し、下側の非画素領域を被覆する一方、平坦化された上側に透明画素電極が形成されるべき画素領域を設ける工程を行なう。最後に、透明絶縁基板の裏面から非画素領域をマスクとして平坦化層を露光し、画素領域に位置する光吸収剤を分解して平坦化層を透明化する一方、非画素領域に位置する光吸収剤をそのまま保存して平坦化層の着色を維持する工程を行なう。

【0006】

【作用】 本発明にかかる表示パネル用半導体装置では、画素電極の属する上層と薄膜トランジスタの属する下層との間に平坦化層が介在している。この平坦化層は薄膜トランジスタを含む非画素領域の凹凸を埋めて透明絶縁基板の表面を平坦化する。その上に画素電極を形成する事により液晶配向処理等が均一に行なえ表示品質を改善できる。画素電極と駆動用の薄膜トランジスタを互いに電気接続する為、平坦化層はコンタクトホールの開口を含むバタニング処理を施される。この為、平坦化層は直接写真蝕刻加工が可能な感光性樹脂等からなり光吸収剤を含有している。この光吸収剤は露光処理に用いられる高圧水銀灯に含まれる短波長側の光を吸収する。従って、平坦化層はもともと黄色に着色している。このままでは可視光領域に吸収が残る為、液晶表示パネルの駆動基板として用いる事ができない。従って、バタニングの為の露光処理が終わった段階でさらに後露光処理を行ない不要となった光吸収剤を分解して平坦化層を透明化している。この際、本発明では後露光を透明絶縁基板の裏面から行ない、セルフアライメントで画素領域に存在する平坦化層のみを透明化している。即ち、非画素領域には薄膜トランジスタ等を構成する不透明な半導体膜や電

極膜がバタニングされている為背面から入射した光はこれらにより遮断されその上の平坦化層に到達しない。非画素領域に位置する光吸収剤は後露光を受けず分解しないので着色状態がそのまま保存され遮光機能を奏する。即ち、着色状態にある平坦化層は短波長側の入射光を効率的に遮断する為、薄膜トランジスタの光電流リークを低減する事ができる。一般に、薄膜トランジスタを構成する多結晶シリコン薄膜は長波長側よりも短波長側に対してより敏感である為、着色した平坦化層の遮光機能は極めて効果的である。

【0007】

【実施例】以下図面を参照して本発明の好適な実施例を詳細に説明する。図1は本発明にかかる表示パネル用半導体装置の基本的な構成を示す部分断面図である。図示する様に表示パネル用半導体装置は石英等の透明絶縁基板1を用いて構成されている。透明絶縁基板1の表面2には画素電極3を含む画素領域と、各画素電極3を駆動する薄膜トランジスタ4を含む非画素領域とが集積的に形成されている。薄膜トランジスタ4は所定の形状にバタニングされた多結晶シリコン薄膜5を素子領域として構成されており、その上には3層のゲート絶縁膜を介してゲート電極Gがバタニング形成されている。このゲート電極Gは例えば低抵抗化された多結晶シリコン薄膜からなる。又多結晶シリコン薄膜5には補助容量6も同時に形成されている。これら薄膜トランジスタ4や補助容量6は第1層間絶縁膜7により被覆されている。第1層間絶縁膜7は例えば燐をドーピングしたガラス(PSG)からなる。第1層間絶縁膜7の上には金属アルミニウム等からなる配線ボタン8が形成されており、コンタクトホールを介して薄膜トランジスタ4のソース領域Sに導通している。この配線ボタン8は同じくPSG等からなる第2層間絶縁膜9により被覆されている。以上に説明した多結晶シリコン薄膜5、ゲート電極G、配線ボタン8は何れも光学的に不透明であり、非画素領域は全体として不透明な状態にある。

【0008】以上に説明した薄膜トランジスタ4等が属する下層と画素電極3が属する上層との間に、平坦化層10が介在している。平坦化層10は下側の非画素領域を被覆し凹凸を埋めるとともに、平坦化された上側に透明画素電極3が形成される画素領域が設けられる。図から理解される様に、画素電極3は極めて平坦な表面を有している為液晶配向の為のラビング処理が均一に行なえ、表示品質を大幅に改善する事が可能である。上側の画素電極3は平坦化層10に開口したコンタクトホールを介して下側の薄膜トランジスタ4のドレイン領域Dに電気接続している。このコンタクトホールを開口する為、平坦化層10は直接写真蝕刻加工が可能な材料から構成されており、本例では透明なアクリル樹脂に光吸収剤を含有させた材料を用いている。平坦化層10のバタニングには例えばステップ露光機が用いられる。ステッ

パの光源光に含まれるi線(365nm)あるいはg線(436nm)に対して特異的な感度を有する光吸収剤が含有されている。光吸収剤は比較的短波長側を吸収する為、平坦化層10はもともと黄色に着色する事になる。

【0009】光吸収剤は画素領域において選択的に露光処理され分解して平坦化層10を透明化する。図から理解される様に、画素領域では透明絶縁基板1、第1層間絶縁膜7、第2層間絶縁膜9、平坦化層10及び画素電極3の積層が全て透明であり、光透過型のアクティブマトリクス液晶表示パネルを組み立てる事が可能である。一方、非画素領域においては光吸収剤がそのまま保存され、平坦化層10に遮光機能を付与している。即ち、非画素領域において薄膜トランジスタ4を被覆する平坦化層10の部分は着色されたままであり、透明絶縁基板1の表面2側から入射する光の短波長側成分を効率的に遮断する。この為、薄膜トランジスタ4の光電流リークが大幅に低減し、液晶表示パネルとして組み込んだ場合画素の輝点欠陥等を抑制できる。以上に説明した平坦化層10の選択的な透明化処理は、透明絶縁基板1の裏面11から所謂後露光処理を行なう事によりセルフアライメントで実施できる。即ち、非画素領域に含まれる多結晶シリコン薄膜5、ゲート電極G、配線ボタン8等は前述した様に不透明である為、裏面11から入射した後露光用の光は表面側の平坦化層10に到達できない。従って、この部分に含まれる光吸収剤は分解されずそのまま保存される事になる。

【0010】図2は、図1に示した非画素領域における平坦化層の分光透過率を示すグラフである。(A)は後露光前の分光透過率を表わしており、(B)は後露光後の分光透過率を表わしている。(A)に示す様に後露光前では光吸収剤が分解されておらず、ステップ露光機の光源光i線及びg線を含む短波長側で光吸収が生じている。一方(B)に示す様に、後露光後も短波長側の光吸収がそのまま残されている。非画素領域では後露光処理の照射光が多結晶シリコン薄膜等により遮断される為光吸収剤が分解しない。着色状態がそのまま保存されるので、非画素領域に対する効果的な遮光機能を奏する事になる。

【0011】図3は、図1に示した画素領域における平坦化層の分光透過率を示すグラフである。(A)は後露光前の分光透過率を表わし、(B)は後露光後の分光透過率を表わしている。後露光前では光吸収剤が分解していないので、平坦化層は短波長側の入射光を吸収する。一方後露光処理後では高圧水銀灯等を用いた強力な光の照射により光吸収剤が分解され、短波長側の光吸収が消滅している。換言すると平坦化層は脱色され略完全に透明化されている。

【0012】次に、図4及び図5を参照して本発明にかかる表示パネル用半導体装置の製造方法を詳細に説明する。先ず最初に図4の工程(A)で、透明絶縁基板1の

10

20

30

40

50

5

表面2に薄膜トランジスタ4を含む非画素領域を形成する。なおこの非画素領域には薄膜トランジスタ4の他に補助容量6も含まれている。これら薄膜トランジスタ4や補助容量6を被覆する様に第1層間絶縁膜7を成膜する。第1層間絶縁膜7にコンタクトホールを開口した後、金属アルミニウムを所定の形状にパタニング形成して配線ボタン8を設ける。この配線ボタン8は薄膜トランジスタ4のソース領域Sに導通している。続いて配線ボタン8を被覆する様に第2層間絶縁膜9を成膜する。さらに第2層間絶縁膜9及び第1層間絶縁膜7の積層に、薄膜トランジスタ4のドレイン領域Dに連通するコンタクトホールを開口する。

【0013】次に工程(B)で、光吸収剤を含有して着色した平坦化層10を形成し、下側の非画素領域を被覆する一方、平坦化された上側に透明画素電極が形成されるべき画素領域を設ける。本例では光吸収剤を含有した感光性アクリル樹脂をスピンコート法もしくは転写法により塗布して平坦化層10を成膜した。平坦化層10は薄膜トランジスタ4や配線ボタン8の凹凸を埋め平坦化する為に十分な厚みを有している。平坦化層10の表面は略完全な平面状態にあり、その上に画素電極を後工程でパタニング形成する事ができる。従って画素電極のレベルには何等凹凸が存在しない。続いて、ステップ露光機等を用いて平坦化層10を露光処理した後現像し、薄膜トランジスタ4のドレイン領域Dに連通するコンタクトホールを開口する。このコンタクトホールは後工程で画素電極との電気接続に用いられるものである。

【0014】次に図5に示す工程(C)で、例えば高圧水銀灯を用い絶縁基板2の裏面11側から非画素領域をマスクとしてセルフアライメントで平坦化層10を後露光処理する。画素領域では高圧水銀灯等から照射された強力な光が直接入射するので、光吸収剤は分解され平坦化層10が透明化する。一方、非画素領域に位置する光吸収剤はそのまま保存され平坦化層10の着色を維持できる。この後平坦化層10を焼成しライトアッシングを施して安定化させる。この後露光処理の後では、短波長側の強力な光は入射されない為、非画素領域における平坦化層10の着色はそのまま維持される。

【0015】最後に工程(D)で、平坦化層10の上にITO等からなる透明導電膜が成膜され、所定の形状にパタニングして画素電極3が設けられる。図示する様に、透明画素電極3は先に透明化された画素領域に及んでいる。なお、本例では先に平坦化層を透明化した後画素電極を形成しているが、場合によっては逆に画素電極を形成した後、前述した裏面からの後露光処理を実施しても良い。以上により、本発明にかかる表示パネル用半導体装置が完成する。この後、所定の間隙を介し透明ガラス等からなる対向基板21を接合する。この対向基板21の内表面には予め透明な対向電極22が形成されている。両基板1及び21の間に液晶23を封入充填する

6

事により透過型のアクティブマトリクス液晶表示パネルを組み立てる事ができる。図示する様に、対向基板21側からの入射光に対し、選択的に着色された平坦化層10は遮光機能を奏し、下側の薄膜トランジスタ4等をマスクする。着色された平坦化層10は特に短波長側の光を遮断する為、薄膜トランジスタ4の光電流リークを効果的に抑制できる。これにより、画素の輝点欠陥等が低減可能になる。

【0016】図6は表示パネル用半導体装置の参考例を示す模式的な部分断面図である。基本的な構成は、図1に示した本発明にかかる表示パネル用半導体装置と同一であり、対応する部分には対応する参照番号を付して理解を容易にしている。この参考例では平坦化層10の脱色の為の後露光処理を透明絶縁基板1の表面2側から行なっている。この様にすると、画素領域のみならず非画素領域に対しても強力な光が入射し、透明絶縁基板1の全面に渡って光吸収剤が分解する。従って、平坦化層10は全面的に透明化され、非画素領域に対して何等遮光機能を奏さない。

【0017】図7は、図6に示した平坦化層の非画素領域における分光透過率を示したグラフである。(A)は後露光前の分光透過率を表わしており、(B)は後露光後の分光透過率を表わしている。後露光処理を行なう事により、短波長側に存在した光吸収が消滅している。従って、非画素領域において平坦化層は透明化されており、何等遮光機能を奏さない。

【0018】図8は、図6に示した平坦化層の画素領域における分光透過率を示すグラフである。(A)は後露光前の分光透過率を表わしており、(B)は後露光後の分光透過率を表わしている。後露光処理を施す事により、短波長側の光吸収が消滅しており、画素領域は略完全に透明化される。

【0019】

【発明の効果】以上説明した様に、本発明によれば、透明絶縁基板の裏面から非画素領域をマスクとしてセルフアライメントにより平坦化層を後露光処理し、画素領域に位置する光吸収剤を分解して平坦化層を透明化する一方、非画素領域に位置する光吸収剤をそのまま保存して平坦化層の着色を維持している。着色した平坦化層は非画素領域に含まれる薄膜トランジスタ等に対して特に短波長側で遮光機能を奏する。これにより、薄膜トランジスタの光電流リークを大幅に抑制する事ができるという効果がある。又、平坦化層をそのまま利用しセルフアライメントによる後露光処理で遮光層を形成しているので、何等工程増加をもたらす事なく効率的に遮光マスクを作成する事ができるという効果がある。

【図面の簡単な説明】

【図1】本発明にかかる表示パネル用半導体装置の構成を示す模式的な部分断面図である。

【図2】図1に示した表示パネル用半導体装置の非画素

領域における分光透過率を示すグラフである。

【図3】同じく画素領域における分光透過率を示すグラフである。

【図4】本発明にかかる表示パネル用半導体装置の製造方法を示す工程図である。

【図5】同じく製造方法を示す工程図である。

【図6】表示パネル用半導体装置の参考例を示す模式的な部分断面図である。

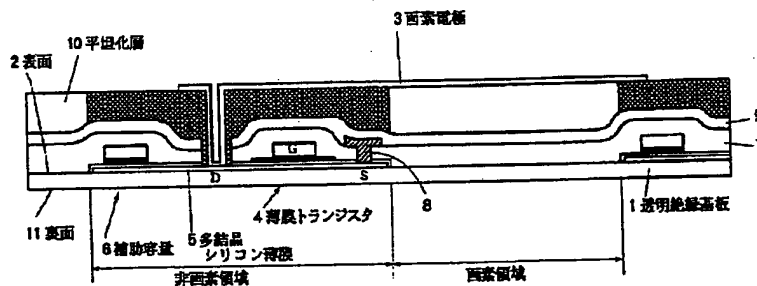
【図7】図6に示した表示パネル用半導体装置の非画素領域における分光透過率を示すグラフである。

【図8】同じく画素領域における分光透過率を示すグラフである。

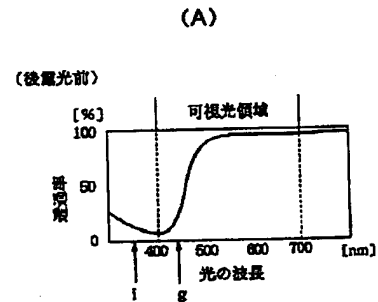
*【符号の説明】

- | | |
|----|-----------|
| 1 | 透明絶縁基板 |
| 2 | 表面 |
| 3 | 画素電極 |
| 4 | 薄膜トランジスタ |
| 5 | 多結晶シリコン薄膜 |
| 6 | 補助容量 |
| 7 | 第1層間絶縁膜 |
| 8 | 配線パタン |
| 9 | 第2層間絶縁膜 |
| 10 | 平坦化層 |
| 11 | 裏面 |

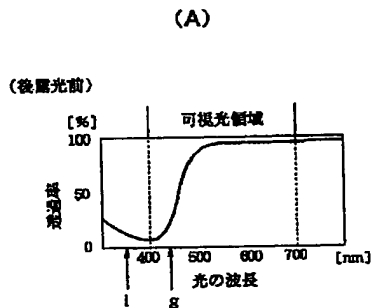
【図1】



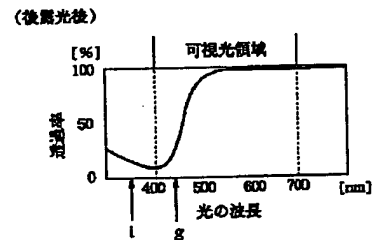
【図2】



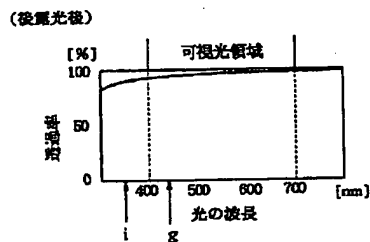
【図3】



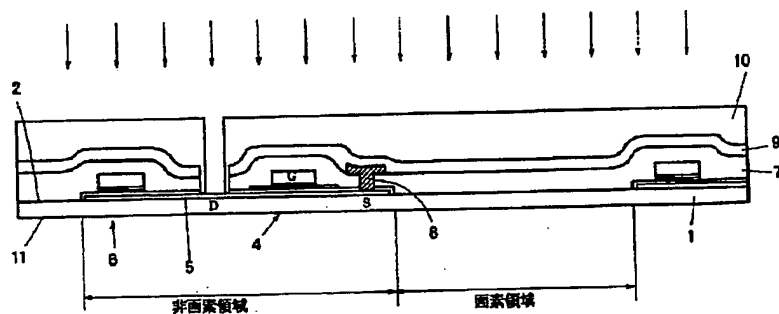
(B)



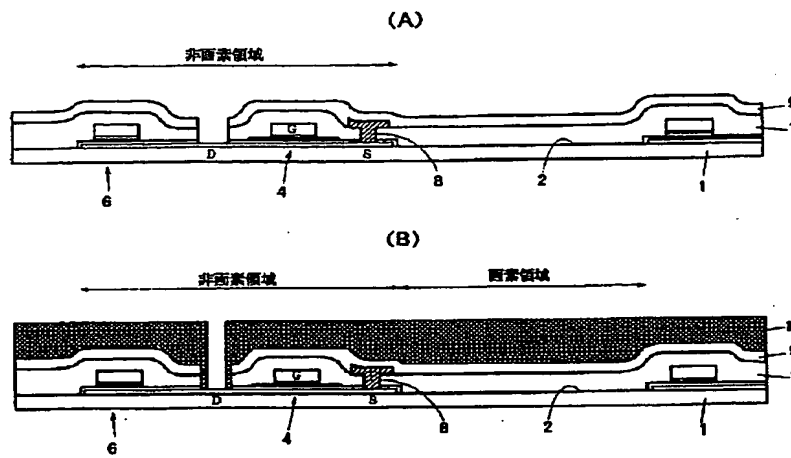
(B)



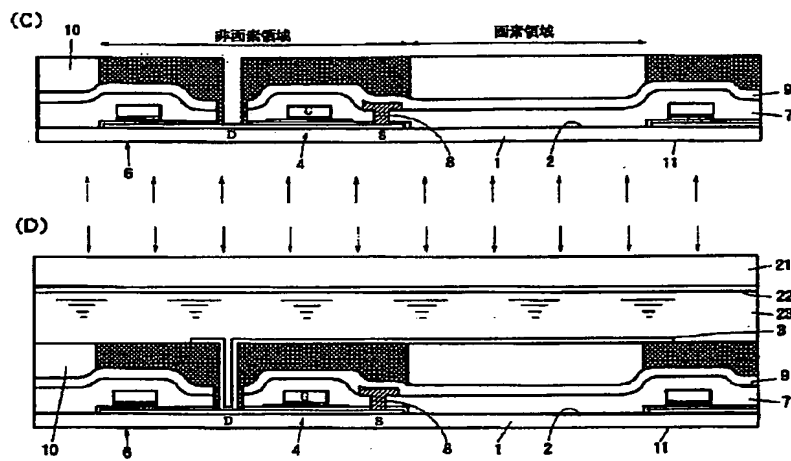
【図6】



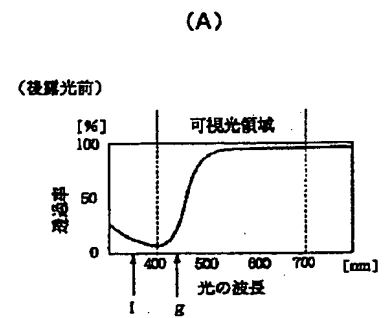
【図4】



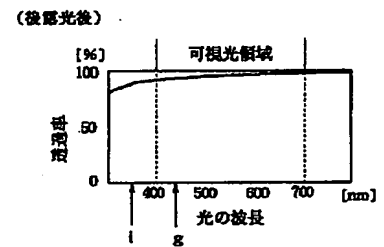
【図5】



【図7】

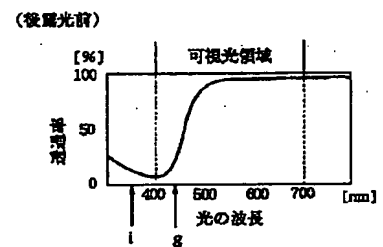


(B)

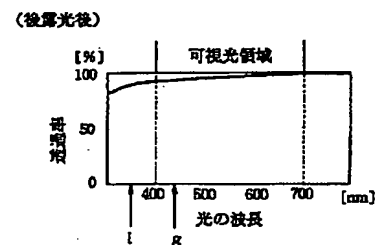


【図8】

(A)



(B)



フロントページの続き

(72)発明者 林 久雄
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内